

ワンチップ PLL IC を用いた RF 周波数シンセサイザの製作

PLL synthesizer using one-chip PLL IC

光システム学科 福田 誠 (Makoto FUKUDA)

A one-chip PLL IC allows implementation of phase-locked loop (PLL) frequency synthesizers if used with an external loop filter and external reference frequency. The ADF4350 has an integrated voltage controlled oscillator (VCO). A RF-frequency synthesizer board was designed and an 800MHz oscillation was obtained.

PLL (Phase Locked Loop) 周波数シンセサイザは、高安定な基準信号に同期した任意の周波数をもつ信号を合成するシステムである。当初 PLL を構成する位相比較器およびプログラム可能なカウンタをモノリシック IC に収めた製品が開発され、VCO (Voltage Controlled Oscillator) とループフィルタおよび水晶発振回路を外付けすることによってシンセサイザを実現していたが、その後 CMOS 技術の進歩によって IC が高周波化されたことによって、現在では 4.4GHz まで発振可能な VCO 内蔵の PLL IC が実用化されている。この IC を用いることによって、発振周波数範囲やチャンネル間隔などの仕様に合わせたループフィルタと高安定な水晶発振回路を外付けすることによって PLL 周波数シンセサイザを設計できるようになった。

本研究では、アナログ・デバイセズ社製の ADF4350 を用いて Fig.1 に示す 800MHz 帯の周波数シンセサイザを設計・試作することを目的とした。PLL 周波数シンセサイザシステムにおける信号の種類は、直流、低周波アナログ信号、デジタル信号、高周波信号とさまざまな周波数の信号を扱わなければならないが、それらが互いに干渉するとシンセサイザの出力信号の品質が低下する。したがって、ADF4350 はオール・イン・ワン IC ではあるがプリント基板の設計および部品の実装技術には、多くのノウハウが必要である。本研究では基板の裏面をベタアースパターンとし、表面のみで配線を行う二層のプリント基板を製作してシンセサイザを作ることとした。まず、信号線の配線だけではなく、電源の供給、アースの配線、バイパスコンデンサの配置をイメージしながらパーツのレイアウトを考えて回路図のドラフトを作成した。次に、プリント基板を製作するために CAD を用いて回路図を入力し、プリント基板のパターンをデザインした。設計データをプリント基板加工機に送り、0.2 mm の高周波回路用ミリングカッターによって基板表面の銅箔を切削してプリントパターンを製作した。その結果、周波数 800MHz~860MHz において周波数間隔 25kHz の安定した発振を得ることができた。Fig.2 に観測された 800MHz 帯の信号スペクトルを示す。

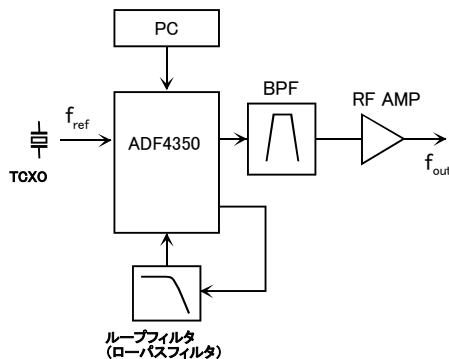


Fig 1. Block diagram of PLL synthesizer

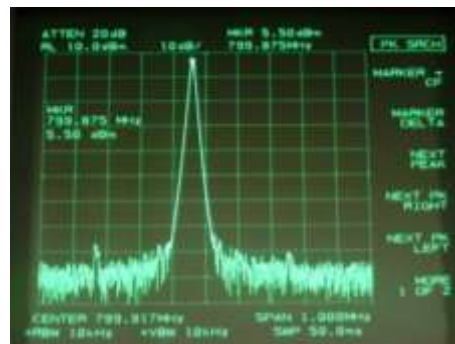


Fig 2. Measured spectrum